

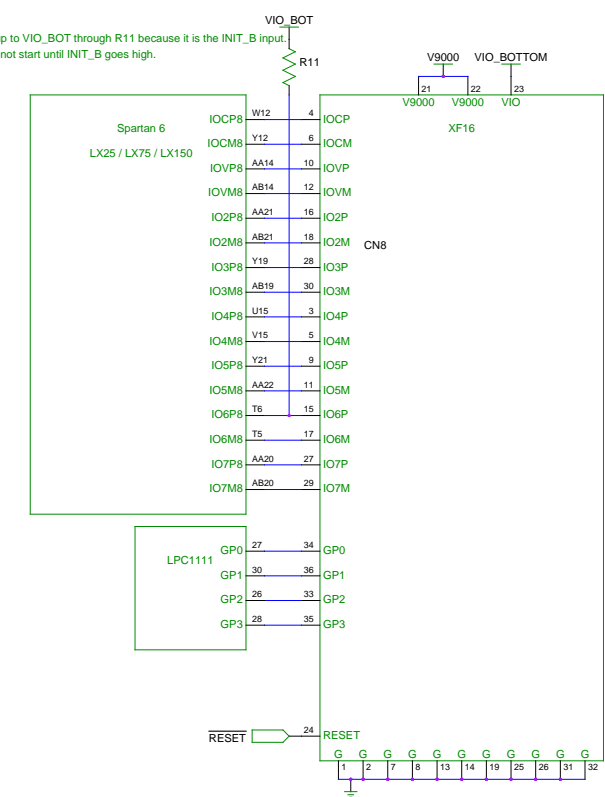
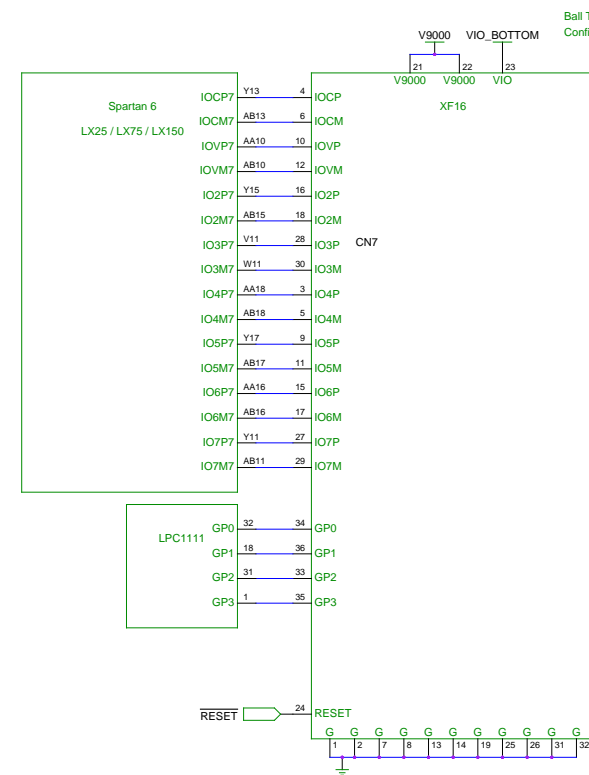
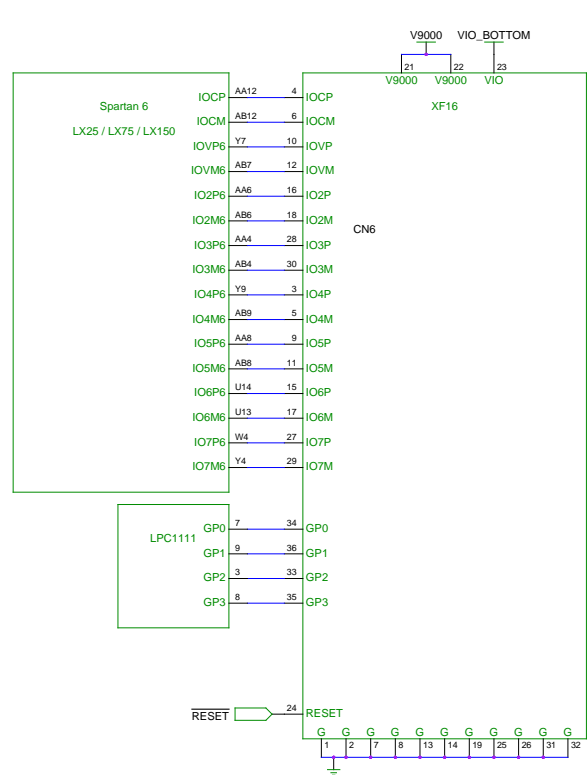
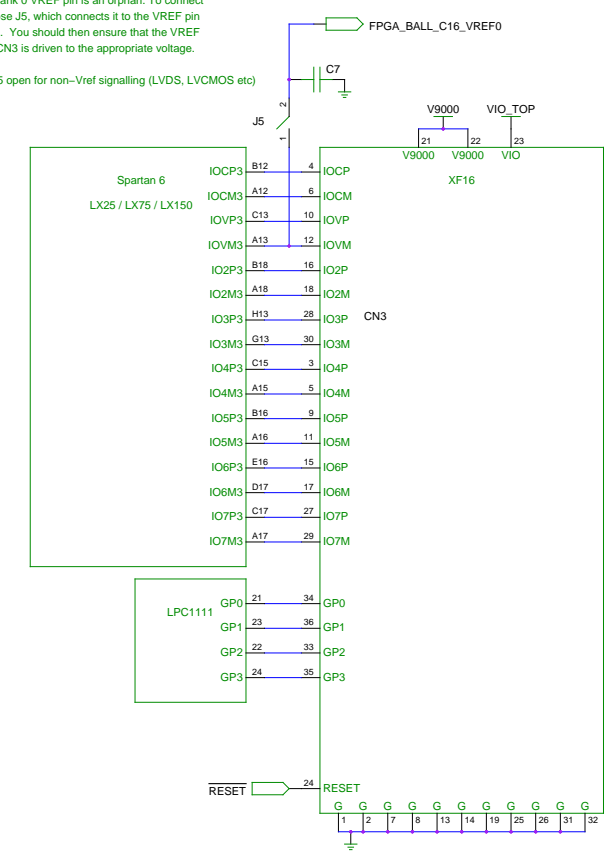
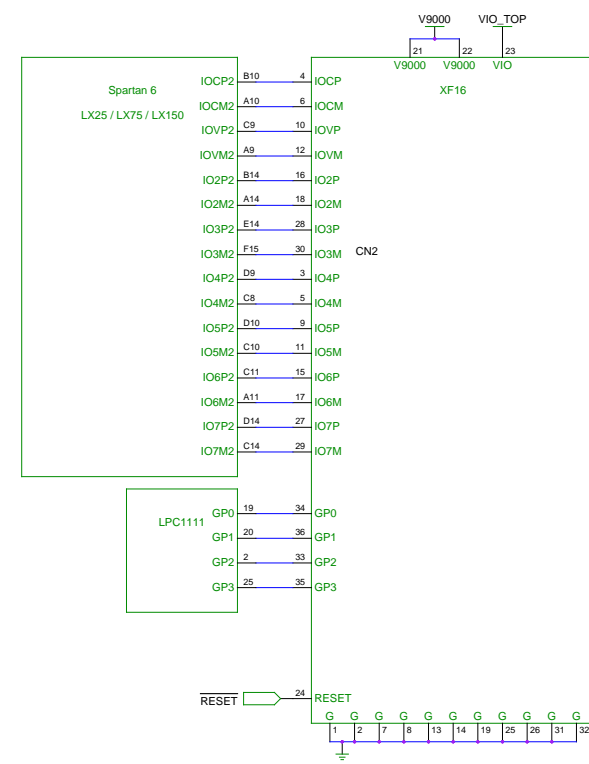
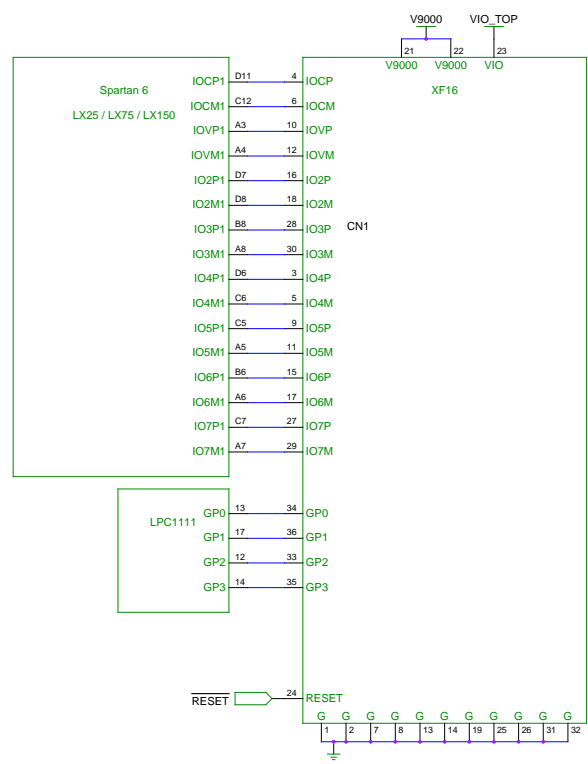
Spartan 6 LX25 / LX75 / LX150		DDR3 UDIMM 1GB / 2GB / 4GB / 8GB	
ddq0	W3	3	DQ0
ddq1	W1	4	DQ1
ddq2	U3	9	DQ2
ddq3	T1	10	DQ3
ddq4	Y2	122	DQ4
ddq5	V2	123	DQ5
ddq6	U1	128	DQ6
ddq7	T2	129	DQ7
ddq8	T4	12	DQ8
ddq9	R3	13	DQ9
ddq10	M1	18	DQ10
ddq11	L1	19	DQ11
ddq12	T3	131	DQ12
ddq13	R1	132	DQ13
ddq14	M2	137	DQ14
ddq15	L3	138	DQ15
ddq16	K1	21	DQ16
ddq17	K2	22	DQ17
ddq18	H2	27	DQ18
ddq19	G1	28	DQ19
ddq20	M5	140	DQ20
ddq21	J3	141	DQ21
ddq22	H1	146	DQ22
ddq23	G3	147	DQ23
ddq24	F1	30	DQ24
ddq25	E1	31	DQ25
ddq26	C3	36	DQ26
ddq27	B2	37	DQ27
ddq28	F3	149	DQ28
ddq29	F2	150	DQ29
ddq30	C1	155	DQ30
ddq31	B1	156	DQ31
dqsp0	U4	7	DQS0
dqsn0	V3	6	DQS0
dqsp1	N1	16	DQS1
dqsn1	N3	15	DQS1
dqsp2	H3	25	DQS2
dqsn2	H4	24	DQS2
dqsp3	D2	34	DQS3
dqsn3	D1	33	DQS3
ddm0	V1	125	DM0
ddm1	P1	134	DM1
ddm2	J1	143	DM2
ddm3	E3	152	DM3

Spartan 6 LX25 / LX75 / LX150		DDR3 UDIMM 1GB / 2GB / 4GB / 8GB	
ddq32	C22	81	DQ32
ddq33	C20	82	DQ33
ddq34	E20	87	DQ34
ddq35	F22	88	DQ35
ddq36	C19	200	DQ36
ddq37	D21	201	DQ37
ddq38	E22	206	DQ38
ddq39	F21	207	DQ39
ddq40	G22	90	DQ40
ddq41	H21	91	DQ41
ddq42	J20	96	DQ42
ddq43	K21	97	DQ43
ddq44	F20	209	DQ44
ddq45	G20	210	DQ45
ddq46	J22	215	DQ46
ddq47	K22	216	DQ47
ddq48	L20	99	DQ48
ddq49	M21	100	DQ49
ddq50	P21	105	DQ50
ddq51	R22	106	DQ51
ddq52	L22	218	DQ52
ddq53	M22	219	DQ53
ddq54	P22	224	DQ54
ddq55	R20	225	DQ55
ddq56	T22	108	DQ56
ddq57	U20	109	DQ57
ddq58	V21	114	DQ58
ddq59	W22	115	DQ59
ddq60	P19	227	DQ60
ddq61	T21	228	DQ61
ddq62	V22	233	DQ62
ddq63	W20	234	DQ63
dqsp4	D19	85	DQS4
dqsn4	D20	84	DQS4
dqsp5	J19	94	DQS5
dqsn5	H20	93	DQS5
dqsp6	N20	103	DQS6
dqsn6	N22	102	DQS6
dqsp7	T19	112	DQS7
dqsn7	T20	111	DQS7
ddm4	D22	203	DM4
ddm5	H22	212	DM5
ddm6	M19	221	DM6
ddm7	U22	230	DM7

Spartan 6 LX25 / LX75 / LX150		DDR3 UDIMM 1GB / 2GB / 4GB / 8GB	
da0	G19	188	A0
da1	A21	181	A1
da2	A20	61	A2
da3	A2	180	A3
da4	H8	59	A4
da5	G6	58	A5
da6	F5	178	A6
da7	G4	56	A7
da8	H6	177	A8
da9	J7	175	A9
da10	H19	70	A10
da11	H5	55	A11
da12	J6	174	A12
da13	M20	196	A13
da14	K4	172	A14
da15	K3	171	A15
dba0	J17	71	BA0
dba1	M18	190	BA1
dba2	J4	52	BA2
dcm0	K17	192	RAS
dcm1	K18	74	CAS
dcm2	K20	73	WE
dce0	K5	50	CKE0
dce1	M6	169	CKE1
dcs0	K19	193	S0
dcs1	L17	76	S1
dckp0	F18	184	CK0
dckn0	F19	185	CK0
dckp1	B21	63	CK1
dckn1	B22	64	CK1
odt0	L19	195	ODT0
odt1	P20	77	ODT1

Note that bank 0 has four VREF pins. When using VREF based signalling on Bank 0 all four of these pins should be tied to the VREF voltage. Three of the four Bank 0 VREF pins are connected to expanders CN1, CN2 and CN3 (one each) but the fourth bank 0 VREF pin is an orphan. To connect it up close J5, which connects it to the VREF pin on CN3. You should then ensure that the VREF pin on CN3 is driven to the appropriate voltage.

Keep J5 open for non-Vref signalling (LVDS, LVCMOS etc)



Ball T6 is pulled up to VIO_BOT through R11 because it is the INIT_B input. Configuration cannot start until INIT_B goes high.

